



具有负载断开控制的18V，10A同步升压转换器

1 特征

- 输入电压范围：2.7V至18V
- 输出电压范围：4.5V至18V
- 效率高达96%：VIN = 7.2 V，VBUS = 16 V，IOUT = 2安
- 集成了两个7mΩ的FEET
- 可调开关频率高达2.2MHz
- 可编程逐周期电流限制，最高15A
- 打嗝短路保护与负载断开驱动器
- 在轻负载下运行DCM
- 输入欠压锁定
- 固定21V的输出过压保护
- 过热保护
- QFN13-FC 3 * 3.5封装

2 应用领域

- 便携式POS终端
- 蓝牙扬声器
- 电子烟
- 雷电接口
- USB Type-C电源传输

3 描述

TX4225是一款18V同步Boost转换器，内置栅极驱动器，可断开负载。

TX4225集成了两个低导通功率FET：一个7mΩ的开关FET和一个7mΩ的整流FET。

TX4225使用自适应恒定关断时间峰值电流模式控制。

TX4225的内部功能有助于提高轻载效率。

当输出电流低时，TX4225将进入DCM模式。

TX4225包括可配置功能，包括可编程逐周期电流限制和可编程开关频率功能。

关断时，TX4225可以将输出与输入端隔离。一旦输出短路，它将进入打cup模式以降低热应力，并在短路条件解除后自动恢复。

此外，TX4225还具有OVP和热保护功能，可避免故障操作。

TX4225采用3.0mm x 3.5mm的13引脚VQFN封装，具有增强的散热性能。

4 典型应用原理图

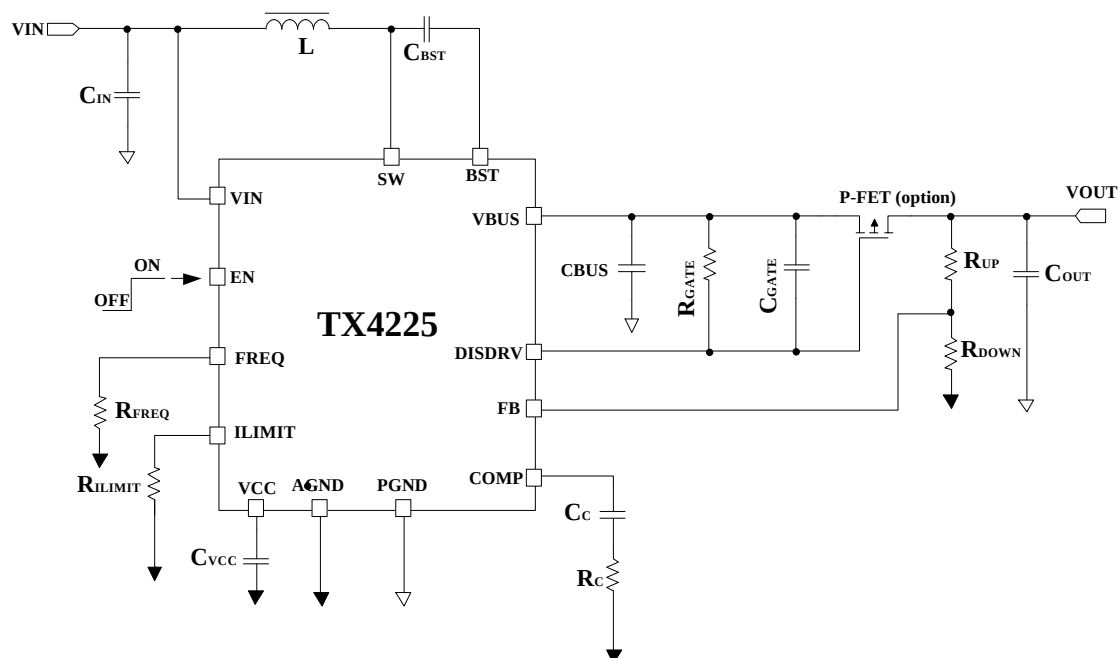


图1. 应用原理图



5 引脚配置和功能

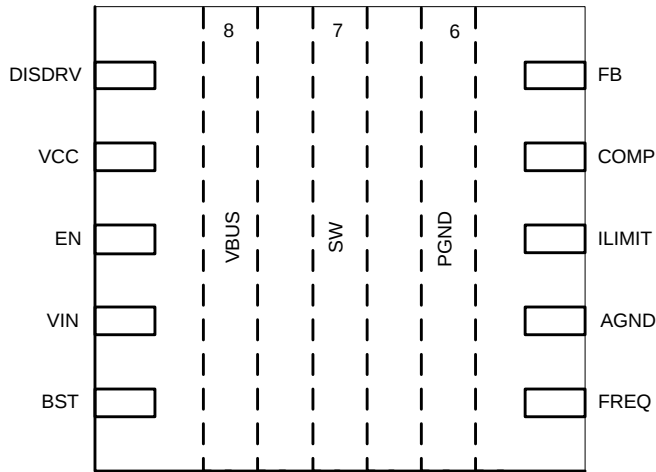


图2. 引脚功能 (QFN13-FC)

脚位		描述
序号	名称	
1	FREQ	开关频率由该引脚与AGND之间的电阻编程，该引脚在应用中不可悬空。
2	AGND	模拟地。
3	ILIMIT	可调LSFET峰值电流限制。将电阻连接至AGND。
4	COMP	内部误差放大器的输出，环路补偿网络连接到COMP和AGND。COMP是一个敏感节点，使COMP远离SW和BST引脚。
5	FB	反馈输入。FB检测输出电压，将FB与连接在输出和地之间的电阻分压器相连。FB是一个敏感节点，使FB远离SW和BST引脚。
6	PGND	电源接地。LSFET的源极内部连接到PGND。
7	SW	升压转换器的电源开关引脚，LSFET漏极和HSFET源极的公共节点。将线圈连接到该引脚和电源输入。
8	VBUS	升压转换器的输出引脚，内部连接到HSFET的漏极。
9	DISDRV	外部断开FET的栅极驱动输出。将DISDRV引脚连接到外部FET的栅极。如果不使用负载断开功能，请将其悬空。
10	VCC	内部稳压器的输出，此引脚与地面之间需要一个大于4.7μF的陶瓷电容器。
11	EN	使能引脚。拉高以打开IC，不要浮动。
12	VIN	输入电源引脚。用一个大电容和至少另一个0.1uF陶瓷电容将Vin旁路至GND，以消除IC输入上的噪声。将电容器靠近Vin和GND引脚放置。
13	BST	引导管脚在SW和BST之间连接一个0.1pF或更大的电容器，为高端栅极驱动器供电。

6 设备标记信息

型号	订单信息	封装	包装数量	丝印
TX4225	TX4225	QFNFC3.5X3-13L	3000	TX4225



7 技术指标

7.1 绝对最大额定值 (注1)

符号	描述	评分	单位
Unit BST	BST电压	-0.3 to SW+6.5	V
V_{VIN} , V_{SW} , V_{DISDRV} , V_{BUS} , V_{EN}	VIN, SW, DISDRV, VBUS, EN 电压	-0.3 to +26	V
其他	FB, COMP, ILIMIT, VCC, FREQ 电压	-0.3 to +6.5	V

7.2 处理等级

参数	描述	MIN	MAX	单位
T_{ST}	储存温度范围	-65	150	°C
T_J	结温		+150	°C
T_L	铅温度		+260	°C
V_{ESD}	HBM人体模型		2	kV
	CDM 充电器设备型号		500	V

7.3 推荐工作条件 (注2)

符号	描述	评分	单位
V_{IN}	输入电压	2.7 to 18	V
V_{VBUS}	输出电压	4.5 to 18	V
V_{BST}	BST 电压	0 to SW+5	V
V_{EN}	EN 电压	0 to VIN	V
V_{SW} , V_{DISDRV}	SW, DISDRV 电压	0 to VBUS	V
Others	FB, COMP, ILIMIT, VCC, FREQ 电压	0 to 5	V
TA	工作环境温度范围	-40 to +85	°C

7.4 热信息 (注3)

符号	描述	QFN13-FC	单位
θ_{JA}	结点到环境的热阻	50	°C/W
θ_{JC}	结至外壳热阻	10	

注意:

- 1) 超过这些额定值可能会损坏设备。
- 2) 在推荐的操作条件之外, 无法保证设备功能。
- 3) 在大约1平方英寸的1盎司铜上测量。



7.5电气特性

VIN = 2.7 V至14 V和VOUT = 16 V, TJ = - 40° C到125° C, 典型值是在TJ = 25°C, 除非另有说明。

符号	参数	测试条件	最小	典型	最大	单位
供应部分						
V _{IN}	VIN 工作范围		2.7		18	V
V _{INUV}	VIN UVLO 阈值电压	当VIN < V _{INUV} 时, IC关闭, 边缘下降		2.6		V
V _{INUV_HYS}	VIN UVLO 滞后电压	after VIN > V _{INUV} + V _{INUV_HYS} , IC 恢复操作		0.35		V
V _{CC}	VCC 调节电压	I _{VCC} =2mA, VIN=6V		5		V
V _{CCUV}	VCC UVLO 阈值电压	VCC下降的边缘		2.1		V
V _{CCUV_HYS}	VCC UVLO 磁滞电压			0.1		V
I _{Q_VIN}	待机电流流入VIN引脚	VIN=EN=4V, VBUS=12V, FB=1.3V, 没有分机FET		23		uA
I _{Q_VBUS}	进入VBUS引脚的待机电流	VIN=EN=4V, VBUS=12V, FB=1.3V, 没有分机FET		280		uA
I _{SD_VIN}	关断电流	EN=0V, VIN=4V		2		uA
VBUS 部分						
V _{BUS}	VBUS工作范围		4.5		18	V
V _{OVP}	VBUS OVP 阈值电压	上升的边缘	20.5	21	21.5	V
V _{OVP_HYS}	VBUS OVP磁滞电压	低于V _{OVP}		0.5		V
V _{FB}	FB引脚上的参考电压		1.182	1.2	1.218	V
I _{FB}	FB引脚漏电流	FB=1.2V	-50		50	nA
误差放大器部分						
G _M	误差放大器跨导	FB=1.2V, COMP=1.5V		610		uS
I _{SOURCE}	COMP引脚源电流			54		uA
I _{SINK}	COMP引脚吸收电流			54		uA
G _{CS}	电流增益 (Note4)			10		S
功率FET部分						
R _{ONLS}	低侧NFET导通电阻	I _{DS} =0.5A		7		mΩ
R _{ONHS}	高端NFET导通电阻	I _{DS} =0.5A		7		mΩ
I _{LKLS}	低侧FET泄漏电流	VSW=18V			1	uA
I _{LKHS}	高端FET泄漏电流	VBUS=18V, VSW=0V			1	uA
V _{BST}	高端驱动器电源电压	BST-SW		5		V
ILIM 部分						
V _{ILIM}	ILIM的参考电压			0.5		V
I _{LIM}	峰值LS NFET电流限制	RLIM=100k Ohm, Ilimit=1M/RSET	8	10	12	A
		RLIM=200k Ohm, Ilimit=1M/RSET	4	5	6	A
Fsw 部分						
f _{SW}	开关频率	RFREQ=100k, Fs = 5x10^10/RFREQ		500		kHz
t _{on_min}	最小LSFET导通时间（注4）			105		ns
t _{off_min}	最小HSFET导通时间（注4）			140		ns
EN 部分						
V _{EN_H}	EN高阈值电压	EN > V _{EN_H} , t _{EN_ON} 之后启用IC		1.2		V
V _{EN_L}	EN低阈值电压	EN < V _{EN_L} , 关掉 IC		1.0		V
I _{EN}	EN输入电流	VEN=1.3V	-50		50	nA



电气特性 (续)

VIN = 2.7 V至14 V和VOUT = 16 V, TJ = - 40° C到125° C, 典型值是在TJ = 25°C, 除非另有说明。

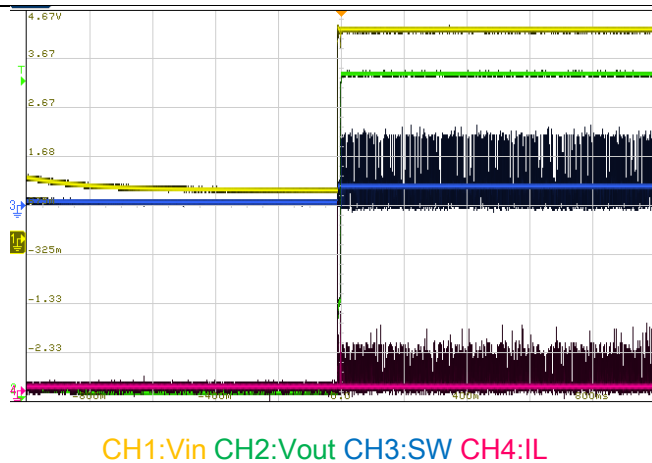
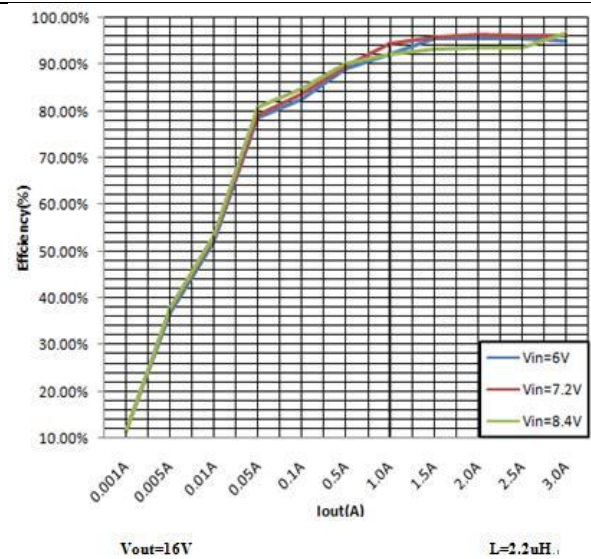
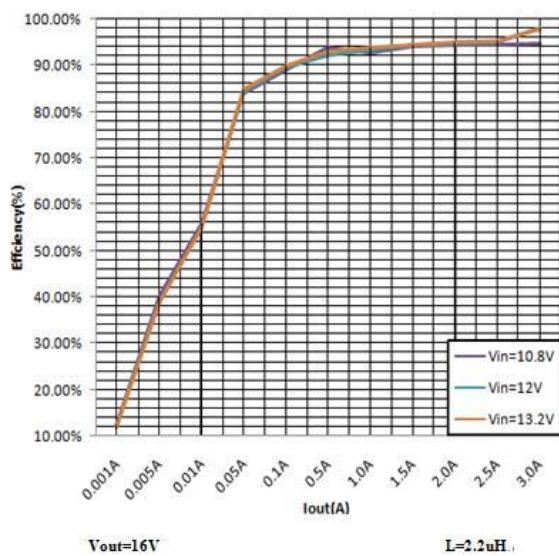
符号	参数	测试条件	最小	典型	最大	单位
短路保护部分						
I _{OCP}	用于OCP的LS NFET电流阈值			15		A
I _{SCP}	SCP的LS NFET电流阈值			20		A
V _{SCP}	SCP的FB电压阈值			0.4		V
T _{HICCU}	等待时间重启打嗝模式			120		mS
软启动部分						
T _{POR}	POR 时间			2		mS
T _{PRE_CHG}	VBUS预充电时间			4		mS
T _{TURN_ON}	断开MOS导通时间			4		mS
T _{STARTUP}	FB软启动时间			4		mS
OTP部分						
T _{SD}	热关断温度			150		° C
T _{SD_HYS}	热关断磁滞温度			20		° C

注意:

4) 由设计保证, 未经生产测试。

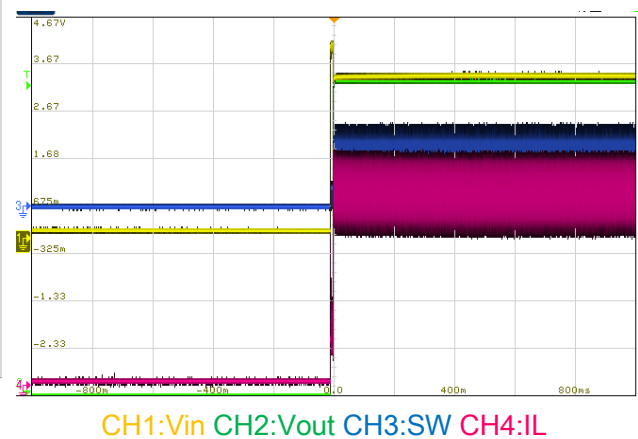


7.6 典型特征



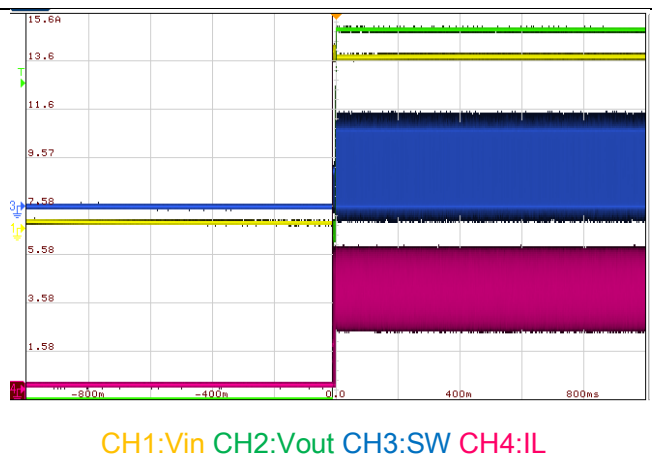
Vin=3.6V Vout=14V

图5. 启动波形, Iout = 0A



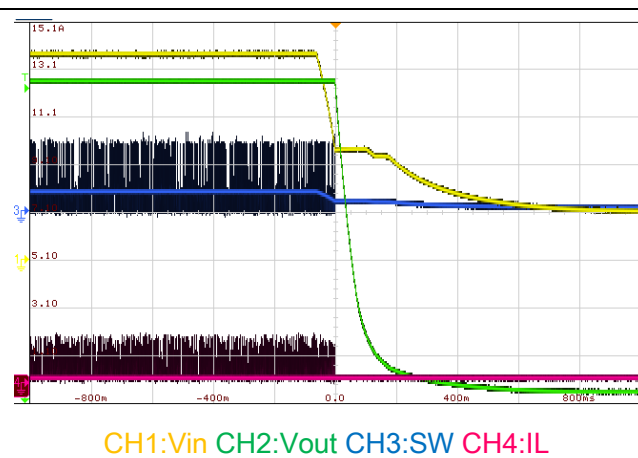
Vin=3.6V Vout=14V

图6. 启动波形, Iout = 2A



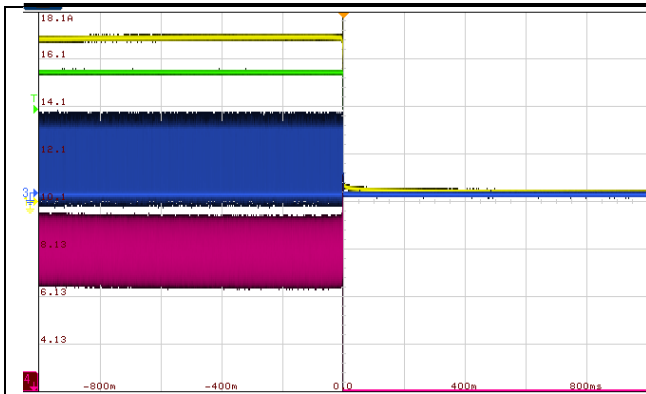
Vin=7.2V Vout=16V

图7. 启动波形, Iout = 2A



Vin=3.6V Vout=14V

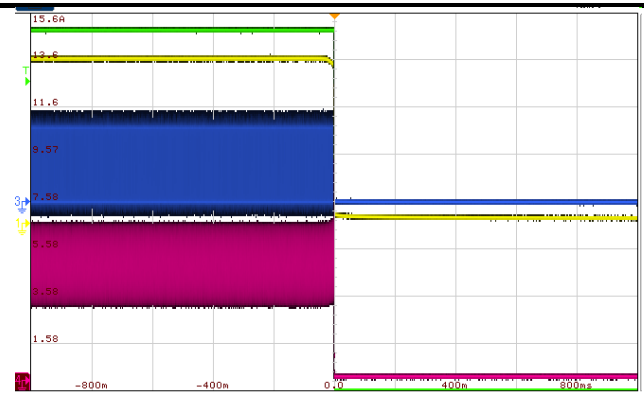
图8. 关断波形, Iout = 0A



CH1:Vin CH2:Vout CH3:SW CH4:IL

Vin=3.6V Vout=14V

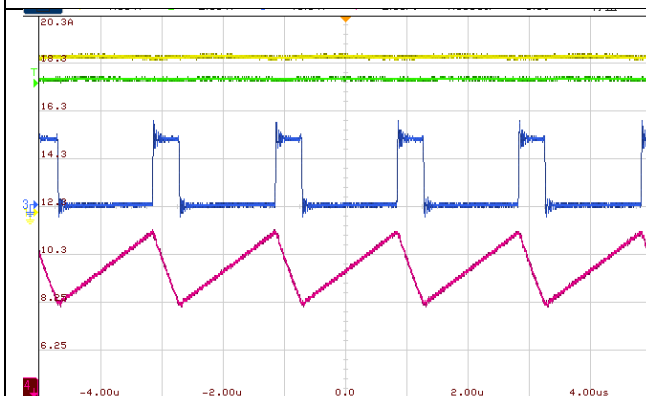
图9. 关断波形, Iout = 2A



CH1:Vin CH2:Vout CH3:SW CH4:IL

Vin=7.2V Vout=16V

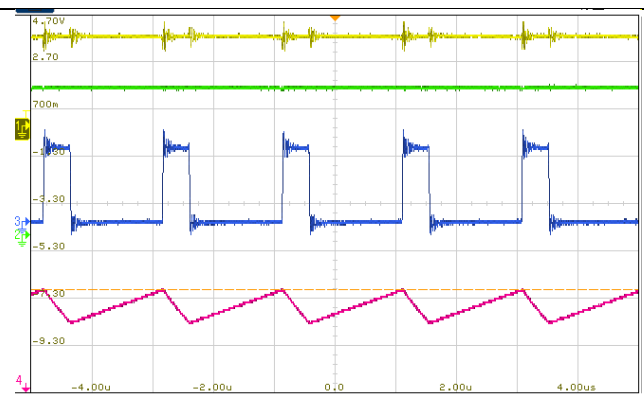
图10. 关断波形, Iout = 2A



CH1:Vin CH2:Vout CH3:SW CH4:IL

Vin=3.6V Vout=14V

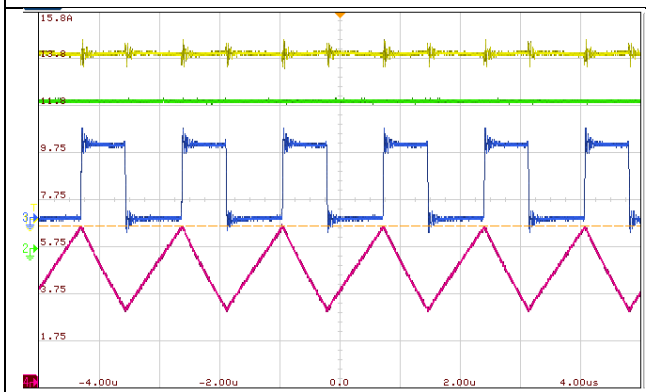
图11. 稳定状态下, 输入= 2A



CH1:Vin CH2:Vout CH3:SW CH4:IL

Vin=3.6V Vout=16V

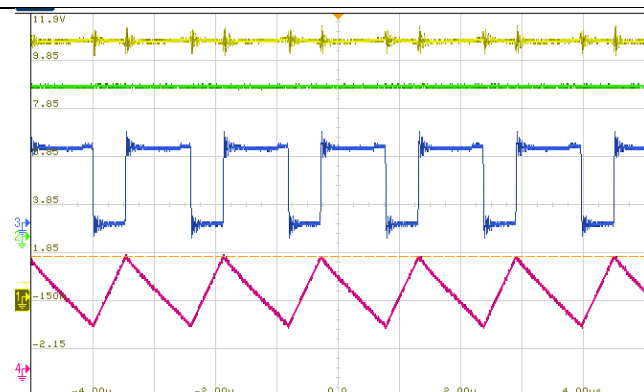
图12. 稳定状态下, 输入= 2A



CH1:Vin CH2:Vout CH3:SW CH4:IL

Vin=7.2V Vout=16V

图13. 稳定状态下, 输入= 2A



CH1:Vin CH2:Vout CH3:SW CH4:IL

Vin=10.8V Vout=16V

图14. 稳定状态下, 输入= 2A



8.1 总览

TX4225的内部功能有助于提高轻载效率。当输出电流低时，TX4225将进入DCM模式。

TX4225支持高达2.2MHz的可调开关频率。该器件实现了可编程的逐周期电流限制，以保护器件在升压操作阶段不会过载。所述TX4225如果输出电流进一步增加打嗝短路保护和超过所述短路电流阈值或输出电压下降到低于阈值短。一旦短路情况解除，该设备将自动恢复

此外，TX4225为外部FET提供栅极驱动器，以在关断期间将输出与输入隔离。

8.2 功能框图

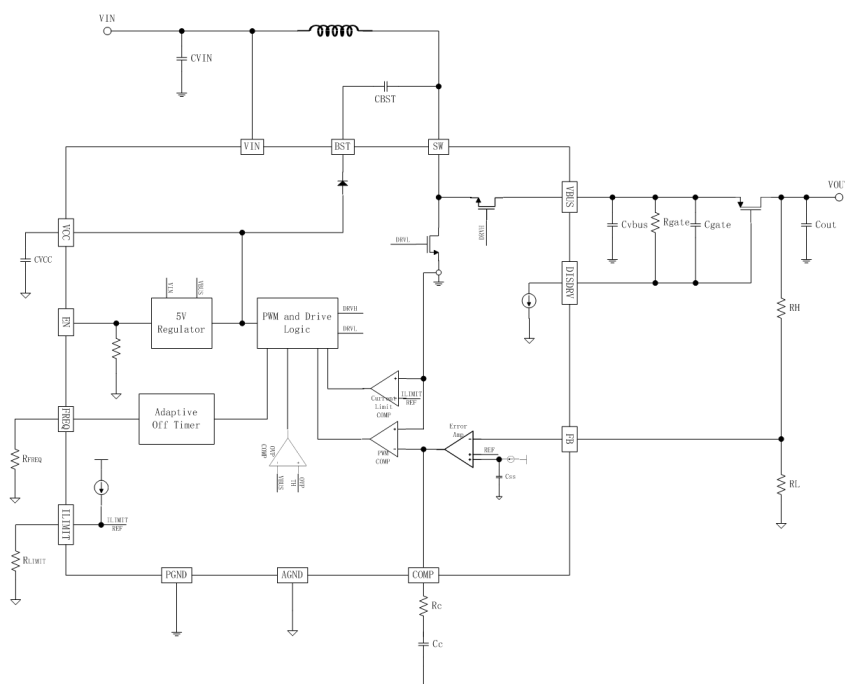


图15. TX4225 框图

8.3 功能说明

8.3.1 欠压锁定

当输入电压降至2.25 V的UVLO阈值以下时，欠压锁定（UVLO）电路将停止转换器的运行。添加了350 mV的滞后电压，因此只有在输入电压超过2.6 V时，才能再次启用该器件



为了防止输入电压在2.25 V至2.6 V之间的设备故障，该功能得以实现。

8.3.2 启用和禁用

当输入电压高于2.6V的UVLO上升阈值且EN引脚被拉高至1.2V以上时，TX4225被使能。当EN引脚被拉至1 V以下时，TX4225进入关断模式并停止开关。

8.3.3 启动

当器件的输入电压超过UVLO阈值并且EN引脚也拉高时，TX4225开始斜升输出电压。有一个开关预充电阶段，输出电压被充电到输入电压（ $1.0 \times V_{IN}$ ）。

在预充电阶段结束后（通常为4ms），TX4225逐渐打开输出侧的外部FET，从而在关断或发生输出短路时将输出与输入完全断开。导通阶段结束后（通常为4 ms），TX4225将FB引脚调节至内部软启动电压，并导致输出电压从输入电压电平逐渐上升到目标输出电压。软启动时间通常为4 ms，这有助于调节器逐渐达到稳态设置点，从而降低了启动应力和浪涌。

8.3.4 负载断开栅极驱动器

TX4225器件在驱动器的输出侧提供了一个DISDRV引脚来驱动外部FET，在停机或发生输出短路时，该器件将输出与输入端完全断开。在器件的启动阶段，隔离FET由外部隔离FET的栅极驱动器电压控制，内部有55 μ A（典型值）的灌电流。负载断开FET的连接如图7所示。

可以通过DISDRV引脚和外部FET的源极之间连接的电阻器和电容器来设置驱动器电压和开/关定时。有关如何选择栅极电阻器和电容器的详细信息，请参见“应用和实现”部分。

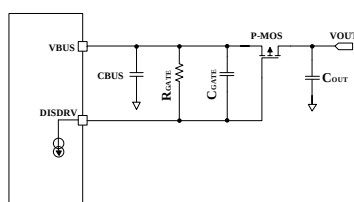


图16.

8.3.5 逐周期可调开关电流限制

当TX4225处于正常升压开关阶段时，通过检测流经内部低端FET的电流，可以逐周期限制电流，从而防止器件出现过电流状态。当峰值开关电流触发电流限制阈值时，低侧开关关断，以防止开关电流进一步增加。

可以通过与ILIMIT引脚连接的电阻来设置峰值开关电流限制。电流限制与电阻之间的关系由公式1决定



$$R_{LIMIT} = \frac{1000}{I_{LIMIT}} \quad (1)$$

其中 R_{LIMIT} 是用于设置电流限制的电阻，以k Ω 为单位， I_{LIMIT} 是开关峰值电流限制，以A为单位。例如，当电阻值为100k Ω 时，开关峰值电流限制为10 A。

8.3.6 输出短路保护（FET断开负载时）

除了逐周期限流外，TX4225还具有输出短路保护。如果电感电流达到短路保护极限阈值（典型值20A）或输出电压下降到正常输出电压的30%（典型值）以下，则设备进入打ic保护模式。在打ic模式下，设备会自行关闭并在120ms（典型值）的等待时间后重新启动，这有助于减少总散热量。短路条件解除后，设备可以自动恢复并重新启动启动阶段。

8.3.7 可调开关频率

TX4225具有可调节的高达2.2MHz的开关频率。开关频率由与FREQ引脚连接的电阻设置。该引脚不能在应用中悬空。使用公式2计算所需频率的电阻值。

$$Freq = \frac{50000}{R_{Freq}} \text{ kHz} \quad (2)$$

其中 R_{Freq} 是用于设置频率的电阻器，以k Ω 为单位，Freq是开关频率，以kHz为单位。例如，当电阻值为100k Ω 时，开关频率为500 kHz。

8.3.8 误差放大器

TX4225具有一个跨导放大器，并将反馈电压与内部参考电压（或启动阶段的内部软启动电压）进行比较。误差放大器的跨导通常为610 μ A/V。要求将环路补偿组件放置在COMP端子和地面之间，以平衡环路稳定性和瞬态响应时间。

8.3.9 以预偏置输出启动

TX4225的设计可防止低端FET释放预偏置的输出。在预偏置启动期间，在内部软启动电压高于FB引脚上感测到的输出电压之前，不允许高端和低端FET都导通。

8.3.10 自举电压（BST）

TX4225具有一个集成的自举调节器，并且在BST引脚和SW引脚之间需要一个小型陶瓷电容器，以为高端FET提供栅极驱动电压。当BST-SW电压低于规定值时，自举电容器将充电。该陶瓷电容器的值应高于100 nF。推荐使用X7R或X5R级电介质的陶瓷电容器，其额定电压为10 V或更高，因为在温度和直流偏置电压下性能稳定。

8.3.11 过压保护

如果检测到VBUS引脚上的电压高于过压保护阈值（通常为21 V），则TX4225立即停止开关，



直到VBUS引脚上的电压降至低于输出过压保护阈值（具有500mV磁滞）。此功能可防止设备遭受过压，并确保连接到输出的电路免受过压的影响。

8.3.12 热关断

实施热关断以防止由于过多的热量和功率消耗而造成损坏。通常，热关断发生在结温超过150° C时。触发热关断后，器件会停止开关并在结温降至130° C（典型值）以下时恢复。

8.4 设备功能模式

TX4225在自适应恒定关断时间峰值电流模式控制（CMCOT）下运行。在每个开关周期的开始，低端FET开关导通，并且电感器电流斜坡上升至峰值电流，该峰值电流由内部误差放大器的输出确定。当峰值电感器电流达到误差放大器输出设置的阈值电平时，PWM控制器将关闭低端FET。在低端FET关断之后，高端同步FET在短暂的死区时间后开启，直到自适应关断定时器结束或电感器电流达到反向电流检测阈值为止。

在低端FET导通的开关周期部分中，输入电压施加在电感器两端，并随着电感器电流的上升而存储能量。

同时，只有输出电容器提供负载电流。当它关闭低端FET时，电感器会通过高端同步FET转移存储的能量，以补充输出电容器并提供负载电流。该操作在每个开关周期重复一次。



9 应用与实施

9.1 设定开关频率

TX4225的开关频率设置为500 kHz。使用公式2计算所需的电阻值。对于500 kHz的目标开关频率，计算得出的值为100kΩ。

9.2 设置逐周期电流限制

TX4225的电流极限可以通过一个外部电阻器进行编程。使用公式1计算所需的电阻值。对于10 A的目标电流限制，计算出的电阻值为100kΩ。

9.3 设定输出电压

选择R1和R2以设置适当的输出电压。为了最小化轻负载下的功耗，希望为R1和R2选择较大的电阻值。两个电阻均建议在10k到1M之间。如果选择R1 = 200k，则R2可以计算为：

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R_1}{R_2}\right) \quad (3)$$

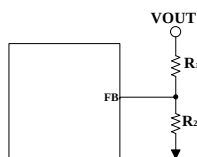


图17.

9.4 选择电感器

选择该电感器时需要考虑多个因素

1) 选择电感以提供所需的纹波电流。建议将纹波电流选择为最大最大输入电流的40%。电感的计算公式为：

$$L = \left(\frac{V_{IN}}{V_{OUT}}\right)^2 \times \frac{V_{OUT} - V_{IN}}{0.4 \times F_{SW} \times I_{OUT_MAX}} \quad (4)$$

其中F_{SW}是开关频率，I_{OUT_MAX}是最大负载电流。

TX4225对纹波电流变化不太敏感。因此，电感的最终选择可以稍微偏离计算值，而不会显著影响性能。

2) 必须选择电感的饱和电流额定值，以确保在满载条件下有足够的余量来保证峰值电感电流。

$$I_{SAT_MIN} > \frac{V_{OUT}}{V_{IN}} \times I_{OUT_MAX} + \left(\frac{V_{IN}}{V_{OUT}}\right)^2 \times \frac{V_{OUT} - V_{IN}}{2 \times F_{SW} \times L} \quad (5)$$

3) 电感器的DCR和开关频率下的磁芯损耗必须足够低，以达到所需的效率要求。期望选择DCR <10mohm的电感器以获得良好的整体效率



9.5 选择输出电容器

选择升压输出电容器CBD和隔离FET输出电容器COUT来满足输出纹波噪声要求。选择这些电容器时，必须同时考虑稳态纹波和瞬态要求。为了获得最佳性能，建议使用X5R或更高额定值的25V陶瓷电容器和22uF以上的电容器。

9.6 选择输入电容器。

多层陶瓷电容器具有极低的ESR且占地面积小，因此是升压转换器输入去耦的绝佳选择。输入电容器应尽可能靠近设备放置。虽然对于大多数应用来说，一个22μF的输入电容器就足够了，但可以使用较大的值来减小输入电流纹波。

仅使用陶瓷输入电容器时要小心。当在输入端使用陶瓷电容器并且通过长线（例如，从墙上适配器）供电时，输出端的负载阶跃会在VIN引脚上引起振铃。这种振铃可能耦合到输出，并被误认为是环路不稳定，甚至可能损坏器件。在这种情况下，应在CIN和电源引线之间放置额外的“体”电容（电解或钽），以减少在电源引线和CIN的电感之间可能出现的振铃。

9.7选择断开FET

TX4225提供栅极驱动器来控制外部FET，以在停机或输出短路条件下将输出与输入断开连接，如图7所示。选择FET时，应考虑VDS，IDS和安全操作区（SOA）：

- 漏极至源极的额定电压应高于输出最大值。电压， $V_{DS_DIS_MAX} = V_{OUT}$ ，
- T漏源均方根电流额定值是最大输出电流。 $I_{DS_DIS_RMS} = I_{OUT}$ ，
- 当输出短路发生时，应考虑使用SOA，并且由于保护响应时间短和浪涌电流（ $SOA > Q_{SHORT}$ ）会产生热量。

$$Q_{SHORT} = 0.5 \times V_{OUT} \times I_{SHORT} \times T_{SHORT} \quad (6)$$

当

- $V_{DS_DIS_Max}$ 是最大漏源电压
- I_{DS_DIS} 是漏源RMS电流
- I_{SHORT} 是短路电流
- T_{SHORT} 是短路保护触发之前的响应时间
- Q_{SHORT} 是输出短路产生的热量

例如: $V_{OUT} = 16\text{ V}$, $I_{SHORT} = 20\text{ A}$, $T_{SHORT} = 30\text{ }\mu\text{s}$.

$SOA \geq 4.8\text{ mJ}$, $V_{DS_DIS_MAX} \geq 16\text{ V}$.

需要在外部FET的栅极和源极之间加一个电容器，以减慢接通速度。

$$T_{ON_PFET} = \frac{V_{TH_PFET} \times C_{GS_PFET}}{I_{DIS_PFET}} \quad (7)$$



当

- T_{ON_PFET} 是外部FET的导通时间
- V_{TH_PFET} 是外部FET的栅极阈值
- C_{GS_PFET} 是连接在栅极和源极外部FET之间的总栅极电容。（包括FET的栅极-源极电容）
- I_{DIS_PFET} 是TX4225内部的放电电流，通常为55 μ A

给定1.5 V阈值， C_{GS_PFET} 为10nF， T_{ON_PFET} 约为300 μ s。请注意，最大接通时间不应超过4ms，最大电容 C_{GS_PFET} 应小于100nF。否则，如果在4毫秒内无法打开断开FET，则TX4225将无法启动。

栅极电阻取决于外部FET的栅极-源极电压，

$$R_{GATE} = \frac{V_{GATE}}{I_{DIS_PFET}} \quad (8)$$

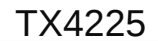
鉴于5-V V_{GATE} ，所述 $R_{GATE} = 100k\Omega$ 的

9.8 选择自举电容器

在每个周期的导通期间，BST和SW引脚之间的自举电容器提供栅极电流以对高端FET器件的栅极充电，并且还作为自举电容器提供电荷。自举电容器的推荐值为0.1 μ F至1 μ F。CBST应该是位于设备引脚上的优质，低ESR的陶瓷电容器，以最大程度地减少由走线电感引起的潜在破坏性电压瞬变。本设计实例选择的值为0.1 μ F。

9.9 选择VCC电容器

VCC电容器的主要目的是提供驱动器和自举电容器的峰值瞬态电流，并为VCC稳压器提供稳定性。CVCC的值至少应比CBST的值大10倍，并且应该是优质，低ESR的陶瓷电容器。CVCC应放置在靠近IC引脚的位置，以最大程度地减小由走线电感引起的潜在破坏性电压瞬变。本设计实例选择的值为4.7F。



9.10.1具有2.7V至4.4V输入电压的14V输出的TX4225

图 18.14-V 具有负载断开功能的输出电压

图19. 14-V 无负载断开功能的输出电压

10 PCB 布局

10.1 布局准则

基本的PCB板布局需要将敏感信号和电源路径分开。如果布局不仔细，调节器可能会遭受不稳定或噪声问题的困扰。

建议使用以下清单来获得设计良好的电路板的良好性能：

1. 最小化包括开关FET，整流器FET和输出电容器在内的高电流路径。该环路包含高 di/dt 开关电流（每安培纳秒），并且易于转换高频噪声；
2. 最小化连接到SW引脚的所有走线的长度和面积，并始终在开关稳压器下方使用一个接地层，以最大程度地减少层间耦合
3. 输入和输出电容器应结合使用大容量电容器和低串联电阻的较小陶瓷电容器。将较小的电容器靠近IC放置，以提供一条低阻抗路径以消除噪声。
4. IC附近的接地区域必须提供足够的散热面积。使用过孔增强散热能力，将宽电源总线（例如VOUT，SW，GND）连接到大面积的铜或底部或内部层接地层；
5. 将输入电容放置在靠近VIN引脚和PGND引脚的位置，以减少输入电源纹波。
6. 将噪声敏感的网络（如反馈和补偿）放置在远离SW走线的位置；
7. 使用单独的接地走线连接反馈，补偿，频率设置和电流限制设置电路。将此接地走线单点连接至主电源接地，以最大程度地减少循环电流。

10.2 布局示例

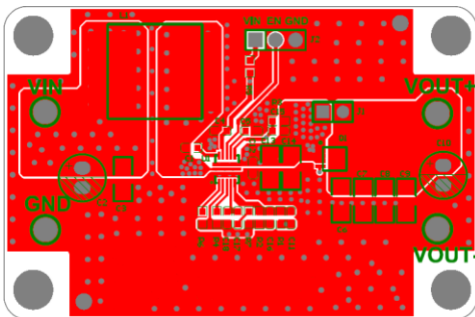


图20. Top lay

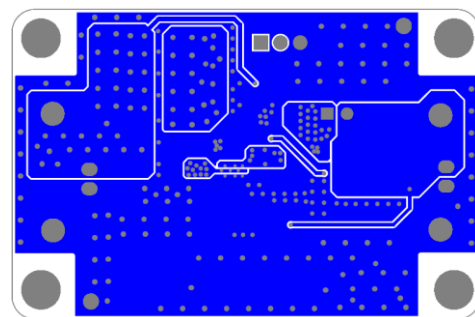
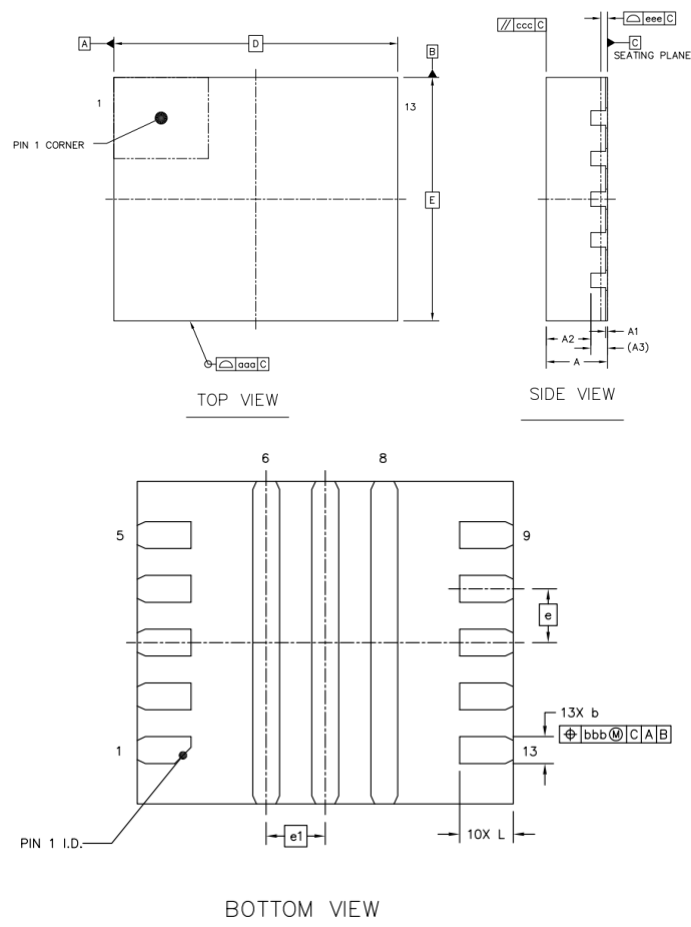


图 21. Bottom lay



11 包装信息



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	---	0.55	---
L/F THICKNESS		A3	0.203 REF		
LEAD WIDTH		b	0.2	0.25	0.3
BODY SIZE	X	D	3.5 BSC		
	Y	E	3 BSC		
LEAD PITCH		e	0.5 BSC		
		e1	0.55 BSC		
LEAD LENGTH		L	0.4	0.5	0.6
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
COPLANARITY		eee	0.08		
LEAD OFFSET		bbb	0.1		

重要通知

芯鼎盛对本文中可能出现的任何错误概不负责。芯鼎盛保留随时更改此处详述的设备或规格的权利，恕不另行通知。芯鼎盛不承担因应用或使用此处描述的任何产品引起的任何责任；它既不根据其专利权转让任何许可，也不根据他人的权利转让任何许可。未经芯鼎盛首席执行官书面许可，不得将芯鼎盛产品用作生命支持设备或系统中的关键组件。在此类应用程序中使用产品应承担所有此类使用风险，并同意 不对芯鼎盛承担所有损害赔偿。